

高周波電力源の考え方とその設計 (2)

1. はじめに

本稿では、高周波電力源の中でも主ライナックに使用される、10MW マルチクライストロンを駆動するパルス電源、ILC では、ベースライン電源と呼ばれていますが、このパルス電源を中心に述べる。高周波電力源の全般についての説明と、クライストロン及び高周波電力の分配系についてはすでに、福田茂樹氏の高周波電力源の考え方とその設計(1)の講義で行われている[1]。この続きとしてこの講義を行う。

まず最初に ILC パルス電源に要求される性能について述べる。次に、ベースライン電源の概要、基本動作、基本設計について詳しく述べる。ここでは、STF で日本で初めて LC バウンサー方式のパルス電源を製作し、試験したのでその設計を実例にしている。次に、ベースライン電源の実例を紹介し、その後、ベースライン電源の今後の展開について述べる。最後にその他の電源方式について簡単に触れる。

2. ILC パルス電源に要求される性能

主ライナックで使用される 10MW マルチクライストロンの主な仕様を Table 2.1 に示す。現在、Thales、CPI、Toshiba 3 社で製造されている。その外観を Fig. 2.1 に示す。詳細については、高周波電力源の考え方とその設計(1)を参照してください。

主ライナックの RF 源は 630 本のクライストロンが使用される。そのため、これらをピーク電圧 120kV、ピーク電流 140A、パルス幅 1.7ms という長パルスで、5Hz で駆動するパルス電源が 630 台必要となる。従って、パルス電源の小型、軽量化、高効率化、高信頼化、低コスト化、量産化が強く要求される。Table 2.2 に ILC パルス電源の仕様を示す。

Table 2.1 10MW マルチビームクライストロンの主な仕様

周波数	1.3 GHz
RF パルス幅	1.5 ms
ピーク出力電力	10 MW
ビーム数	6 本
ビーム電圧	120 kV
ビーム電流	140 A
パービアンス	3.4 μ
繰返し	5 pps
効率	60%

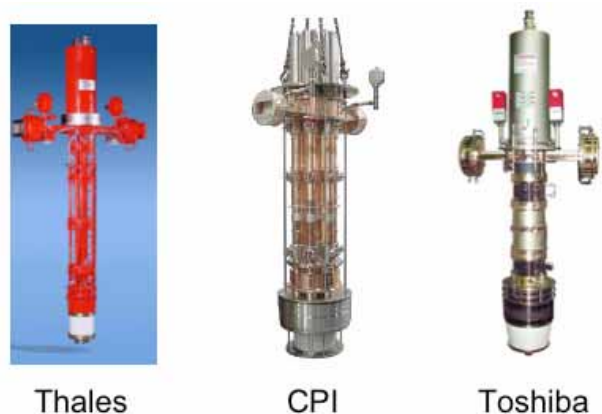


Fig. 2.1 10MW マルチビームクライストロンの外観

パルス電源としては長年 TTF(TESLA Test Facility)で開発、運転されたバウンサー方式パルス電源[4,5,6,7]が ILC のベースライン電源として採用された。

Table 2.2 ILC パルス電源の仕様

RF パルス幅	1.5 ms
電源パルス幅	1.7 ms
パルス立上り/立下り時間	0.2 ms
クライストロン電圧	120 kV
クライストロン電流	140 A
パルス平坦度	$\pm 0.5\%$
パルス当たりのエネルギー	29 kJ
ガン放電時クライストロン許容注入エネルギー	< 20 J
パルス繰返し	5 Hz
電源効率	85 %
1 台当たりの AC ライン入力	168 kW
全電源の AC ライン入力	106 MW
電源の数	630

3. ベースライン電源

3.1. 概要

ベースライン電源はパルス発生方式としてはパルストランス及びサグ補償付ダイレクトスイッチング(ハードチューブ)パルス電源[2]である。Fig. 3.1 に主な回路構成を示す。

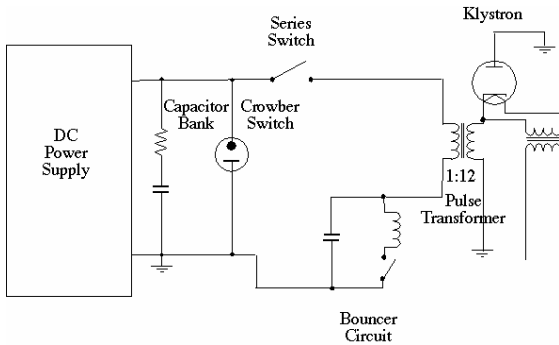


Fig. 3.1 ベースライン電源の基本回路図

この電源は直流電源、コンデンサバンク、クローバ回路、シリーズスイッチ、バウンサー回路(サグ補償回路)そしてパルストランスから主に構成される。

Table 3.1 にベースライン電源の主な仕様を示す。直流電源でコンデンサバンクを 10kV に充電し、シリーズスイッチのオン・オフによって直接 1.7ms 幅のパルスを作り、それをパルストランスによって 12 倍に昇圧して 120kV の高電圧のパルスをクライストロンに印加する。パルスの平坦部はコンデンサバンクの放電による約 20% の電圧低下(サグ)が伴うが、バウンサー回路で 1% まで補償する。これを 5 Hz で運転する。

まずバウンサー回路の必要性について述べる。サグ補償回路がない場合、要求されるコンデンサバンクの容量と充電エネルギーを計算してみる。必要なコンデンサの容量 C (この値は 2 次側換算値)とコンデンサの充電エネルギー E はそれぞれ、

$$C = \frac{Q}{\Delta V} = \frac{I_k \cdot \tau}{V_k \cdot D_r} \quad (3-1)$$

$$E = \frac{1}{2} C V_k^2 \quad (3-2)$$

である。ただし、 V_k はクライストロン電圧(120kV)、 I_k はクライストロン電流(140A)、 τ はパルス幅(1.7ms)、 D_r はサグの割合(1%)。これから計算すると $C=198\mu\text{F}$ (1 次側換算で 28.5mF)、 $E=1.4\text{MJ}$ となる。この値から、現実的でないことが理解できるであろう。式(3-1)よりコンデンサの容量はサグの割合に反比例するので、例えば 20% までサグが許されるならば、コンデンサの容量、充電エネルギーは 1/20 になる。またコンデンサの価格、容積は充電エネルギーに比例するので、コンデンサの費用、スペースが 1/20 になる。従って、このタイプのパルス電源を使用するに当たってはサグ補償回路が必ず必要になる。

クライストロンは高価な素子なので、保護しなければならない。クライストロンのガン放電時には、許される注入エネルギーは 20J 以下になっている。ガン放電が発生した場合、放電電圧を 100V とすると、クライストロンの電流は 140A なので、14J/ms でエネルギーが注入されることになる。従って、この注入エネルギーを高速に遮断しなければならない。1 番目にシリーズスイッチがその役割を担うが、万が一ターンオフできない場合には 2 番目としてクローバ回路が起動するようになっている。この 2 重化によってクライストロン保護の信頼性を上げている。

主な部品 LC バウンサー回路、コンデンサバンク、シリーズスイッチ、パルストランスについては次節で詳しく述べる。

Table 3.1 ベースライン電源の仕様

ピーク出力電力	16.8 MW
パルストランス昇圧比	1:12
2 次側出力パルス電圧	120kV
2 次側出力パルス電流	140 A
パルス立ち上がり時間(10-90%)	< 0.2 ms
パルス平坦度	± 0.5%
パルス幅(平坦部)	>1.5 ms
パルス幅(半値全幅)	1.7 ms
シリーズスイッチ電圧	10.0 kV
シリーズスイッチ電流	1.68 kA
ガン放電時クライストロン許容注入エネルギー	< 20 J
最大パルス繰返し	5 pps

3.2. 要素部品

3.2.1. LC バウンサー回路

LC バウンサー回路は FNAL の Quentin Kerns 氏(今年 1 月 26 日 81 歳にて永眠されました。)によって発明された。バウンサー回路はパルストランスの 1 次側に直列接続され、共振用コンデンサとコイル、充電ダイオード、回路を起動させるサイリスタスイッチから構成する。サイリスタスイッチはシリーズスイッチより少し早めにトリガーされる。LC 回路から出力された正弦波の直線部分をサグの部分に加えて平坦化する。この回路の特長は、

- (1) 回路が単純でコンパクト。
- (2) 20%のサグを 1%にすることが出来る。
- (3) 調整が簡単。
- (4) 製作費が安価。

である。詳細は次節で説明する。

3.2.2. シリーズスイッチ

シリーズスイッチはパルスパワー用半導体素子[3]を使う。半導体スイッチはパルストランスの昇圧比から、耐電圧は 10kV、耐電流は 1700A である。この半導体スイッチを 1 つの半導体素子で実現することはできないので、ここでは、多段直列に接続された半導体素子とその駆動回路から構成される。また、各直列段には、ターン同期ずれによる過電圧を抑制するスナバ回路が設けられる。負荷短絡した場合、スイッチが動作するまでの時間遅れから~2500A まで上昇する。その場合ターンオフ時に、半導体素子に最大の電圧が発生するので、素子の最大定格電圧を超えないように設計しなければならない。

これまで実際に使用された素子は GTO(Gate turn-off thyristor)、IGBT(Insulated Gate Bipolar Transistor)、IGCT(Integrated Gate Commutated Thyristor)である。Table 3.2 に GTO スイッチ(FNAL/TTF#1)、IGBT スイッチ(FNAL/TTF#2,3)、IGCT スイッチ(PPT/TTF)、各半導体スイッチの比較表を示す。

Table 3.2 半導体スイッチの比較(文献[7]より転載)

		TTF1	TTF2/3	TTF4/6
Single Switch type		GTO	IGBT*	IGCT
VDRM / VCES*	kV	4,5	1,6*	4,5
ITSM	kA	16	8	25
ITCM	kA	3	2,4 @ 1ms	4
tgq @ dIGQ/dt	us	20	<1,5	<4
Manufacturer		GEC	EUPEC	ABB
Main switch members		6	12	7
Forw. Blocking voltage	kV	36	24	31,5
Losses per switch	W	<80	<200	<90
Switch volume		moderate	great	moderate
Switch construction		simple	complex	simple

3.2.3. コンデンサバンク

大容量のコンデンサバンクが必要となるので、コンデンサの小型化が重要である。コンデンサの性能は誘電体の特性により決まり、その性能を表すパラメータとしてエネルギー密度 W/v が用いられ、次式で与えられる。

$$\frac{W}{v} = \frac{1}{2} \epsilon_r \epsilon_0 E^2 \quad (3-3)$$

ただし、 W は蓄積エネルギー(J)、 v は誘電体の体積(m^3)、 ϵ_r は誘電体の比誘電率、 ϵ_0 は真空の誘電率(8.85×10^{-12} F/m)、 E は使用する電位傾度(V/m)である。従って、蓄積エネルギー密度を高めるには比誘電率が大きく、かつ高い電位傾度まで使用が可能な誘電体の選定がポイントである。

従来の直流コンデンサはコンデンサ薄紙($\epsilon_r \sim 4.5$)またはプラスチックフィルム($\epsilon_r = 2.0 \sim 2.3$)、あるいはその複合体を数層重ねて構成され、電極としてアルミ箔を用いた NH(Non-Healing)コンデンサが一般的であった。NHコンデンサはパルス電流耐量に優れるが、誘電体材質中に確率的に存在する弱点部分でその耐電圧が決定される、電位傾度で $50 \sim 100V/\mu m$ が限界である。これに対して、電極として誘電体フィルム上に薄い膜状金属(厚さ ~ 100)を蒸着した

SH(Self-Healing)コンデンサは一度破壊しても、その部分の電極が瞬時に蒸発消化し絶縁が回復する自己回復性の特徴がある。耐電圧性に優れたポリプロピレンフィルム($\epsilon_r \sim 2.8$)を使用した場合、電位傾度を $\sim 200\text{V}/\mu\text{m}$ 以上上げることができる。SHコンデンサのもう一つの特長として、フィルム上に多数の分割(パターン)蒸着された電極構造を作ると、自己回復限界を超えて誘電体破壊が生じても絶縁破壊の際に生じる過電流によって、小区分単位に故障部分のコンデンサが回路より切り放される。この事によって健全なコンデンサとしての維持ができるので安全面でも優れている。Table 3.3 にFNAL/TTF製で使用されたNHコンデンサ(GE社)とPPT/TTF製で使用されたSHコンデンサ(AVX社)を比較したものである。SHコンデンサは約2倍の電位傾度に上げることが出来たためエネルギー密度でNHコンデンサにたいして約4倍高いものが作られている。このSHコンデンサのエネルギー密度は $133\text{kJ}/\text{m}^3$ である。

Table 3.3 コンデンサバンクの比較(文献[7]より転載)

Company			GE	AVX
Type			TTF1/3	TTF
Capacitance	C	μF	25	488
Cap bank no			56	3
Rated dc voltage	Vdc	kV	12	12
Storage energy	Wc	kJ	1,8	33,6
Total cap-bank				
Capacitance	CF	μF	1400	1464
Storage energy	Wc	kJ	100,8	100,8
Fault current	If	kA	120	150
Lifetime (min)		h	90.000	139.000
Weight (total)		kg	2.184	585

3.2.4. パルストランス

パルストランスは、パルス電源の中で最も大きい部品である。パルストランスのコア断面積は

$$A = \frac{V_s \cdot \tau}{N_s \cdot \Delta B} \quad (3-4)$$

で与えられる。ただし、 V_s は2次側の電圧、 τ はパルス幅、 N_s は2次側の巻数、 B は磁束密度である。 V_s と τ は必要とするパルスの仕様から $V_s=120\text{kV}$ 、 $\tau=1.7\text{ms}$ と決まっている。 B はコア材の磁気特性で定まるもので、例えば方向性硅素鋼帯では $B \sim 1.4\text{T}$ である。従ってパルストランスを小型で安くするためにはコア断面積を小さくしなければならないので、 N_s 、2次側の巻数を増やすことになる。しかし、2次側の巻数を増やすことは、リーケイジインダクタンス L_l (N_s^2)を増やすことになる。一方、2次側の出力パルスの立ち上がり時間(10-90%)は次式で与えられる。

$$t_r = 2.2 \cdot \frac{L_l}{R} \quad (3-5)$$

ただし、 R は負荷抵抗(ここでは $120\text{kV}/140\text{A}=857$)である。従って、立ち上がり時間を遅くすることになる。立ち上がり時間を $100\mu\text{s}$ 程度にしようとすると L_l は約 39mH (2次側換算値)になる。これが2次側の巻数を定める目安になる。

STF 第1号電源[8,9]で製作したパルストランスを紹介しよう。パルストランスの仕様をTable 3.4に示す。

Table 3.4 STF#1 パルス電源パルストランスの仕様

1次側パルス電圧	21.7 kV
1次側パルス電流	588 A
2次側パルス電圧	130 kV
2次側パルス電流	98 A
パルス幅	1.7 ms
立ち上がり時間	< 100 μs
サゲ	< 3%
昇圧比	1:6
繰返し	5 Hz

JHFで使用されたカットコア25組(全コア数39組)を再利用した。その結果、コア全体は幅 1674mm 、奥行 535mm 、高さ 900mm の横長の形状になった。Fig. 3.2にパルストランスの全景を示す。コア材は幅 40mm 、板厚 0.23mm の方向

性硅素鋼帯で、1次巻線にDCバイアスをかけて使用する。Fig. 3.2 にターン(T)数を含めた結線図を示す。1次巻線線の巻き数は65ターンである。巻線方式はAuto巻である。

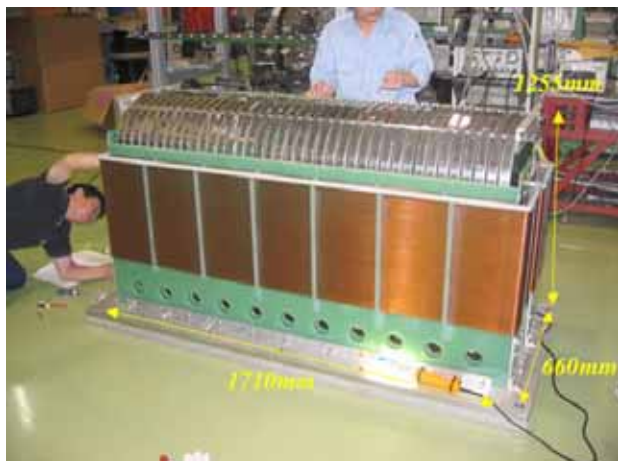


Fig.3.2 STF 第1号電源のパルス変圧器の全景

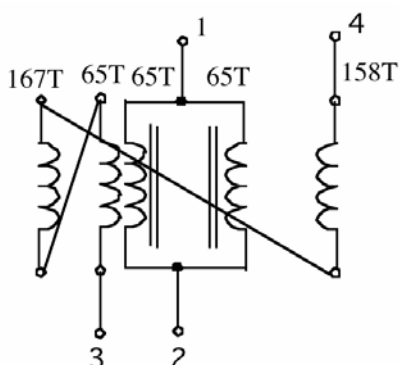


Fig.3.3 STF 第1号電源用パルス変圧器の巻線方式

クライストロンヒーター電源は絶縁ヒーター変圧器で直接供給される。パルス変圧器の設計値(2次側換算値)は励磁インダクタンス 60H、リーケイジインダクタンス 20mH、分布容量 570pF である。リーケイジインダクタンスは小さい値になっているので、早い立ち上がり時間が期待できる。パルス変圧器は絶縁油タンクに収納し、その上部にクライストロンが差し込まれる。タンクのサイズは幅約 3.0m、奥行約 1.2m、高さ約 1.3m になった。(Fig. 3.9 を参照)

Fig. 3.4 に ABB 社が TTF 用に製作したパルス変圧器の写真を示す。また Table 3.5 にパルス変圧器の仕様を示す。2次側換算値でのリーケイジインダクタンスは 28mH であるので、早い立ち上がり時間性能を持っている。サイズは 2590(w)x1200(D)x1340(H)mm である。



Fig.3.4 ABB 社製パルス変圧器

Table 3.5 ABB 社のパルス変圧器の仕様

• Year of Manuf.	2003
• Standard	ABB
• Dielectric Fluid Type	Mineral Transformer Oil
• Type of Transformer	Pulse Transformer
• Type of cooling	OF/WF
• Weight	oil 2400kg Total 6500kg
• Pulse Repetition Frequency	10 pulse/sec
• Pulse Width	max. 1.8ms
• Rated Voltage and Current(peak)	
Input/output	10kV/120kV 1585A/130A
• Total Leakage Inductance Input/output	194 microH(referred to Input side)
• Output Flux Change	max. 13200 x 0.0018s=237.6Vsec

3.3. LC バウンサー方式電源の基本動作

STF 第 1 号パルス電源のパラメータをベースに LC バウンサー方式電源をシミュレーションしてその基本動作を説明する。

Fig. 3.5 にシミュレーションする回路を示す。C1 は コンデンサバンク(282 μ F)、SW1 はシリーズスイッチ(出力パルス幅 1.7ms をオン・オフする)、R1 は負荷抵抗(パルストランス 1 次側インピーダンス 40 Ω)、L1 はバウンサー回路の共振コイル(1.2mH)、C2 はバウンサー回路の共振コンデンサ(420 μ F)、D1 は充電用ダイオード、D2 と SW2 はバウンサー回路を起動させるサイリスタスイッチである。

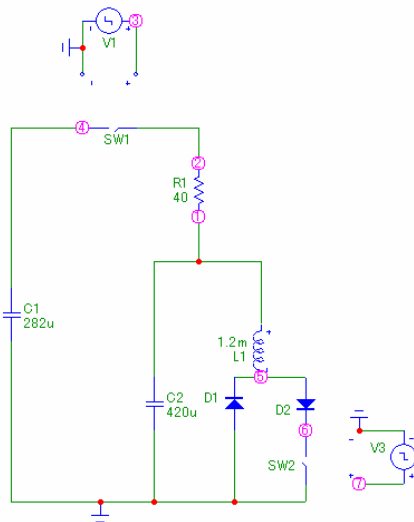


Fig. 3.5 LC バウンサー方式電源の基本回路

Fig. 3.6 にシミュレーションの結果を示す。図の上ではシリーズスイッチの出力電圧、負荷の出力電圧、下はバウンサー回路のコンデンサバンク(C1)の出力電圧と共振コイル(L1)の電流波形を示す。使用したシミュレーションソフトは Micro-Cap 8.1.1.0 である。

動作過程は下記のとおり。但し、シミュレーションでは 1ms から始まる。

- (1) $T=0$ 初期条件としてコンデンサバンク(C1)に 20kV に充電する。またバウンサーコンデンサ(C2)には 2kV が充電されている。バウンサー回路のスイッチ(SW2)がオンし

て LC バウンサー回路が働く。LC の共振が始まる。

- (2) $T=0.52\text{ms}$ シリーズスイッチ(SW1)がオンされて、負荷にパルスが出力されサグが始まるが、バウンサー回路の出力によってパルスが平坦になる。
- (3) $T=0.52\text{ms}+0.85(1.7/2)\text{ms}$ バウンサーコンデンサの電圧が 0V になり、再充電が始まる。バウンサーのコイル(L1)の蓄積エネルギーが最大になる。
- (4) $T=0.52\text{ms}+1.7\text{ms}$ シリーズスイッチがオフされて、パルスが切れる。バウンサーのコイル(L1)に蓄積されたエネルギーが共振コンデンサにもどる。
- (5) $T\sim 5\text{ms}$ バウンサー回路の共振コンデンサの初期電圧に戻る。

この過程がパルスごと繰り返される。

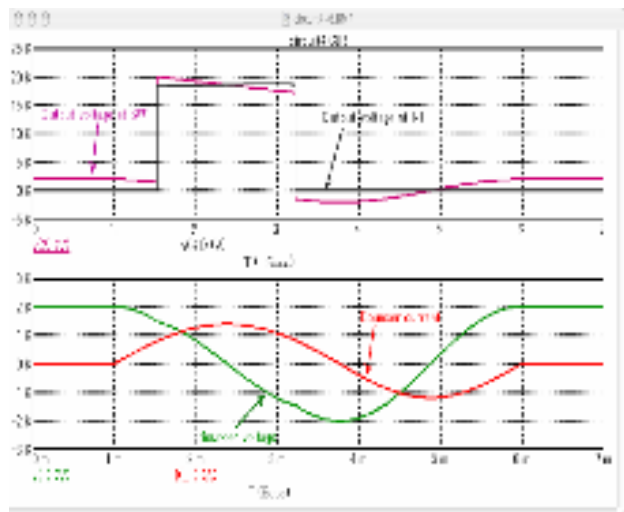


Fig. 3.6 基本回路のシミュレーション波形

電源の運転開始時の様子を見るためにコンデンサバンク(C1)とバウンサーコンデンサ(C2)が初期条件として 0V として、シミュレーション(充電時間を短縮し、繰り返しを 10 倍速めた)した結果を Fig.3.7 に示す。7 パルス目ぐらいで安定な電圧に達していることがわかる。安定になる電圧は、設定電圧(コンデンサバンクの設定電圧)とシリーズスイッチとバウンサースイッチ間のトリガ

ータイミングで決定される。付録を参照して下さい。

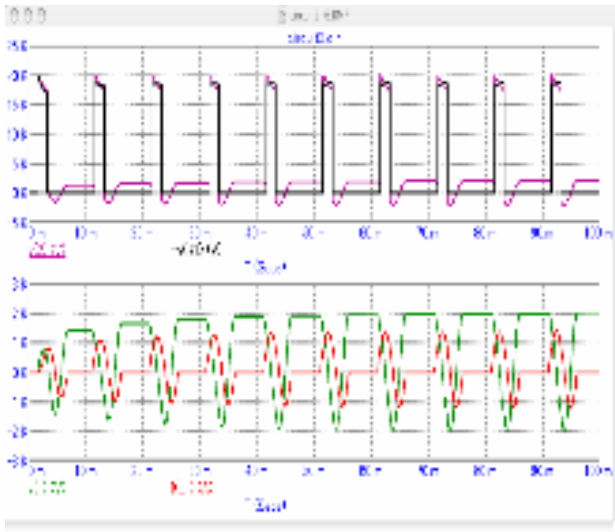


Fig. 3.7 運転開始時のシミュレーション波形

3.3.1. バウンサー回路の LC 値の求め方

バウンサー回路は LC の共振回路であるので、インピーダンス Z 、共振周期 T は次式で与えられる。

$$Z = \sqrt{\frac{L}{C}} \quad (3-6)$$

$$T = 2\pi\sqrt{L \cdot C} \quad (3-7)$$

従って、 L と C は次式に書き換えることができる。

$$L = \frac{T}{2\pi} \frac{1}{Z} \quad (3-8)$$

$$C = \frac{T Z}{2\pi} \quad (3-9)$$

半周期($T/2$)とインピーダンス Z は次の条件から決める。半周期($T/2$)はパルス平坦部(1.5ms)より十分長い時間でなければならない。 Z については、バウンサー回路と負荷抵抗が直列接続されているので、その比がサグの補償の割合を決めている。 Z を高くすればサグ補償を大きくできるが、

平坦性は悪くなる。シミュレーションによる解析から、20%のサグにたいして、 Z の値を負荷抵抗の約 5%程度にすれば 1%のサグ補償ができることが分かっている。この値は、バウンサー回路の共振ピーク電流が負荷のピーク電流の約 2 倍程度である。

例えば STF 第 1 号パルス電源の設計では、 $T/2=2.2\text{ms}$ 、 $Z=1.7\Omega$ とした。計算すると $L=412\mu\text{H}$ 、 $C=1190\mu\text{F}$ を得る。実際には、それぞれに少し余裕を持たせて、 $L=420\mu\text{H}$ 、 $C=1200\mu\text{F}$ とした。

3.3.2. バウンサー方式電源の運転実例[9]

STF でバウンサー方式のパルス電源を設計、製作、試験をしたので紹介する。STF の RF 源として 5MW クライストロン TH210A を使用する。それを駆動するパルス電源を核燃料サイクル機構 (PNC) から移管したクライストロン電源システムを改造して製作した。Table 3.6 に電源の主な仕様をまとめた。

Fig. 3.8 に電源の回路構成図を示す。6.6kV 3 相 50Hz を受電し、25 kV までコンデンサバンクを充電する直流高圧電源、クローバ回路、シリーズスイッチ、バウンサー回路、130kV に昇圧する 1:6 のパルストランス (油中使用) から構成される。直流高圧電源部 (クローバ回路を含む) とパルス発生部とは別な建屋に設置されており、約 100m の高圧同軸ケーブルで結ばれている。Fig. 3.9 にパルス発生部とクライストロンの全景写真を示す。

コンデンサバンクの設定電圧(E_s)20KV、繰り返し 5Hz でのクライストロン電圧、LC バウンサー回路のコンデンサ電圧及び共振電流波形(L 側)の例を Fig. 3.10 に示す。パルストランスの入力極性がシミュレーションの回路と逆になっているので、バウンサー波形の極性が逆になっている。クライストロン電圧の立ち上がり時間(10-90%)は $30\mu\text{s}$ で平坦度は 0.8%(P-P)で性能仕様を十分満足する。コンデンサの電圧波形で戻り電圧が高くなっているのは、サイリスタスイッチに並列接

続された分圧抵抗が小さいため、次の周期までに電圧低下するためである。

Table 3.6 STF 第 1 号パルス電源の仕様

ピーク出力電力	11.4 MW
パルストランス昇圧比	1:6
2 次側出力パルス電圧	130kV
2 次側出力パルス電流	98 A
コンデンサバンク総容量	282 μ F
パルス立ち上がり時間(10-90%)	< 0.1 ms
パルス平坦度	$\pm 0.5\%$
パルス幅(平坦部)	>1.5 ms
パルス幅(半値幅)	1.7 ms
シリーズスイッチ電圧	21.7 kV
シリーズスイッチ電流	588 A
最大パルス繰り返し	5 pps

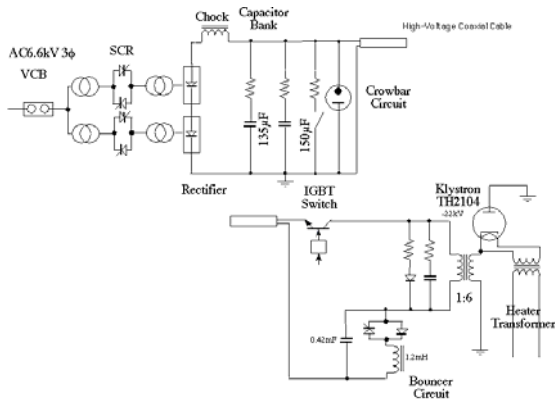


Fig. 3.8 STF 第 1 号パルス電源の回路構成図

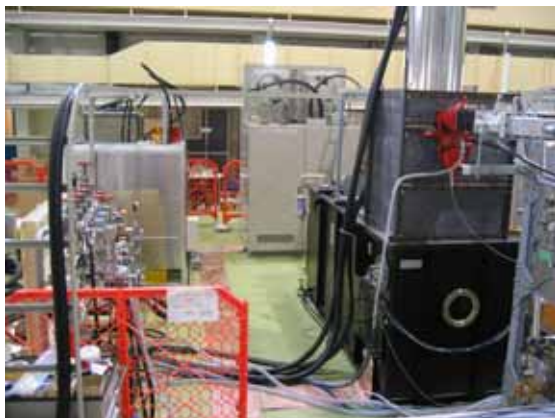


Fig. 3.9 STF 第 1 号パルス電源(パルス発生部)の全景

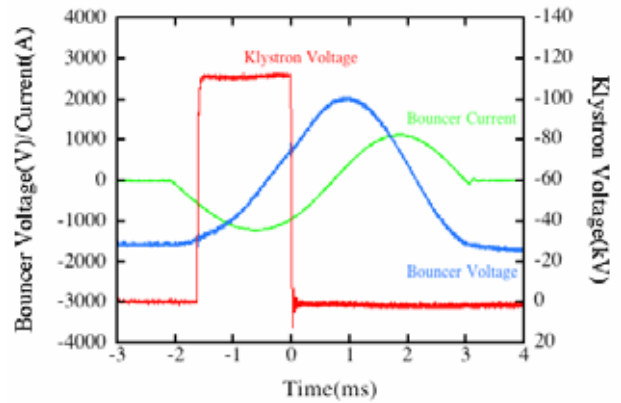


Fig. 3.10 クライストロン電圧波形とバウンサー電圧・電流波形

Fig. 3.11 に $E_s=17\text{kV}$ でバウンサー回路を起動させるトリガータイミングを変えた時のクライストロン電圧波形平坦部の様子を示す。主トリガーより 0.52ms 早いタイミングがパルス平坦度を最小($0.8\%P-P$)にすることが分かる。それよりも早くすれば前上がりのパルス波形になり、反対に遅くすれば後ろ上がりのパルス波形になる。この値はシミュレーションの結果と一致する。

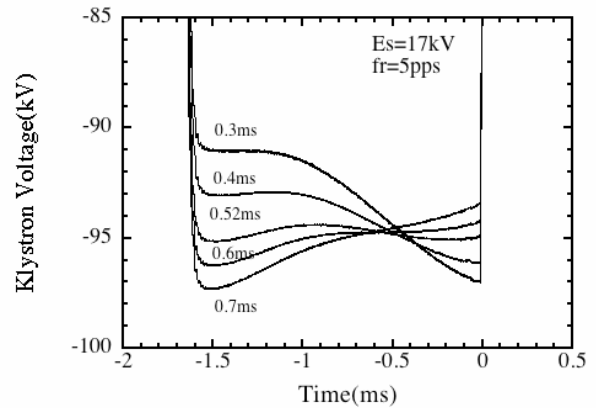


Fig. 3.11 クライストロン電圧波形平坦部

4. ベースライン電源の実例

これまで製作されたベースライン電源について紹介する。

4.1. FNAL/TTF 製

DESY TTF 用に第 1 号機[4,5]は 1993 年に 5MW クライストロンを駆動するために製作され、その後 1996 年に 10MW マルチビームクライストロンを駆動するために第 2、3 号機[6]計 2 台、合計 3 台製作された。第 1 号は 25,000 時間、第 2、3 号機は 18,000 時間の運転実績(2005 年 1 月時点で)がある。第 2、3 号機的主要なパラメータは Table 4.1 に示す。第 1 号機からの大きな変更は、出力パルス幅を 2ms から 1.4ms へ、パルストランス昇圧比を 1:13 から、1:12 へ、半導体スイッチ素子を GTO から IGBT へ、バウンサーの共振コイルのインダクタンスを 600 μ H から 330 μ H へと変更が行われた。

Table 4.1 FNAL/TTF パルス電源#2,3 の仕様

ピーク出力電力	14.3 MW
パルストランス昇圧比	1:12
2 次側出力パルス電圧	110 kV
2 次側出力パルス電流	130 A
パルス立ち上がり時間(10-90%)	< 0.2 ms
パルス平坦度	$\pm 0.5\%$
パルス幅(平坦部)	>1.4 ms
パルス幅(半値全幅)	1.7 ms
コンデンサバンク	1400 μ F
バウンサー回路 L	330 μ H
バウンサー回路 C	2000 μ F
シリーズスイッチ電圧	9.2 kV
シリーズスイッチ電流	1.68 KA
最大パルス繰返し	10 pps

Fig. 4.1 に回路図を示す。直流電源はサイリスタ位相制御を用いた変圧整流器を使用して、コンデンサバンク(25 μ F コンデンサ 56 台並列接続構成)に 10.6kV まで充電する。クローバ回路は 2 台の独立の水銀イグナイトロンで構成している。各イグナイトロンは独立の検出器、独立のトリガー回路で駆動される。シリーズスイッチは IGBT(Eupec FZ1200R16KF4、定格電圧 1.6kV、平均電流 1200A)15 個使用しているが、その内 3 台は Backup 用スイッチで、クライストロン保護のために使われる。シリーズスイッチが万一故障(短絡状態)した場合、クローバ回路と連動してス

イッチをオフにしてパルストランスのリーケージインダクタンスに蓄積されたエネルギーをクライストロンに注入しないようにしている。

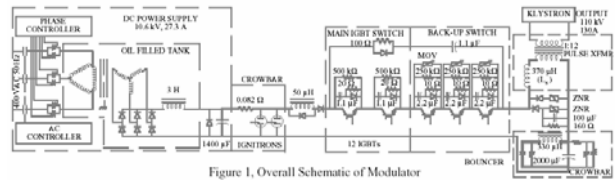


Fig. 4.1 FNAL/TTF パルス電源(文献[6]より転載)

Fig. 4.2 に電源全体の写真を示す。電源のサイズは本体が 525(W) x 173(D) x 183(H) cm でパルストランスのサイズは 240(W) x 122(D) x 125(H) cm である。



Fig. 4.2 FNAL/TTF 製のパルス電源の全景写真

1 号機で測定された波形と効率について述べる。Fig. 4.3 にコンデンサバンクとバウンサー電圧波形を示す。また、Fig. 4.4 にパルストランス 2 次側の電圧波形とその平坦部を 10 倍に拡大した波形を示す。コンデンサバンク約 20%のサグがパルストランス 2 次側では 1%以下になっている。

電力効率は電源を評価する基準の中でも重要なパラメータである。ピーク電圧 122kV、パルス幅 2.2ms、10pps で運転したところ、AC 入力電

力 274kW で、その時、出力電圧波形の平均ピーク値の-5%と 1%との間を有効な電力と定義すると 236kW であった。従って、電力効率は 86%である。

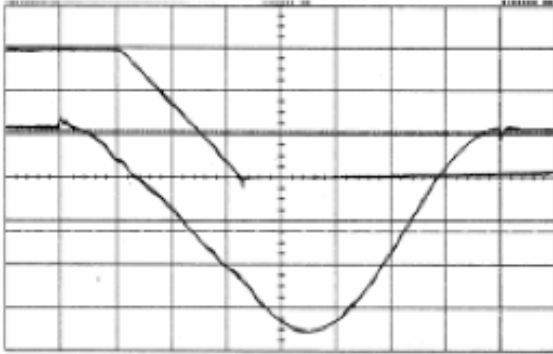


Fig. 4.3 コンデンサバンクとバウンサーの電圧波形 500V/div, 1ms/div(文献[5]より転載)

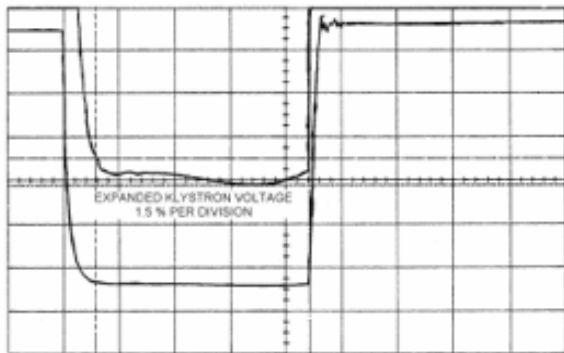


Fig. 4.4 パルストランス 2 次側の電圧波形 2kV/div(上), 20kV/div(下),0.5ms/div(文献[5]より転載)

4.2. PPT/TTF 製[7]

FNAL の電源設計に基づいてドイツの PPT(Pulse-Plasmatechnik GmbH)社が TTF 用に製作した。Table 4.2 に主な仕様を示す。FNAL/TTF 製とほぼ同じ仕様であるが、より小型、軽量化、高信頼化されスマートな電源になっている。

主な改良は以下の通り。

- (1) 直流電源にスイッチング電源を使用。最大出力電圧：12kV、実効電力：300kW(小型、軽量化)

- (2) コンデンサバンクに高密度エネルギー SH 型コンデンサ(エネルギー密度 133kJ/m³)を使用。(小型、軽量化、低価格化)
- (3) シリーズスイッチに IGBTx7 直列(ABB 5SHY35L4511、定格電圧 4.5kV、実効電流 2.2kA)を使用。また Backup スwitchにも同じ IGBTx 1 を使用。(小型、軽量化、高信頼化)
- (4) クローバスイッチに光トリガーサイリスタを使用してスイッチを半導体化した。(高信頼化)

Table 4.2 PPT/TTF 製パルス電源の仕様

ピーク出力電力	16.8 MW
パルストランス昇圧比	1:12
2 次側出力パルス電圧	120 kV
2 次側出力パルス電流	140 A
パルス立ち上がり時間(10-90%)	< 0.2 ms
パルス平坦度	±0.5%
パルス幅(平坦部)	>1.5 ms
パルス幅(半値全幅)	1.7 ms
コンデンサバンク	1440μF
バウンサー回路 L	320μH
バウンサー回路 C	1800μF
シリーズスイッチ電圧	10 kV
シリーズスイッチ電流	1.68 kA
最大パルス繰返し	10 pps

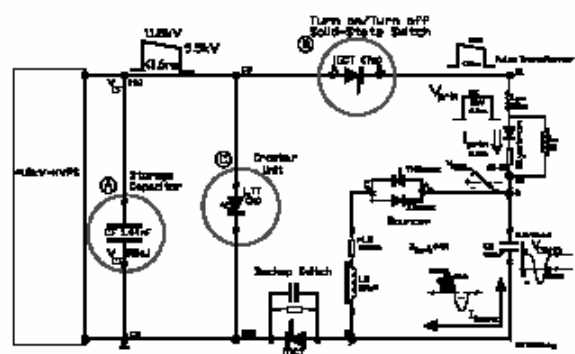


Fig. 4.5 PPT/TTF 製パルス電源の回路図(文献[7]より転載)

Fig. 4.5 に電源の回路図を示す。図で が ついて いるところが改良した部分である。TTF で、これまでに 8 台が製作された。

Fig. 4.6 に 5MW クライストロン TH2104C 負荷でのクライストロン電圧・電流、パルストランス 1 次側電圧・電流波形の例を示す。

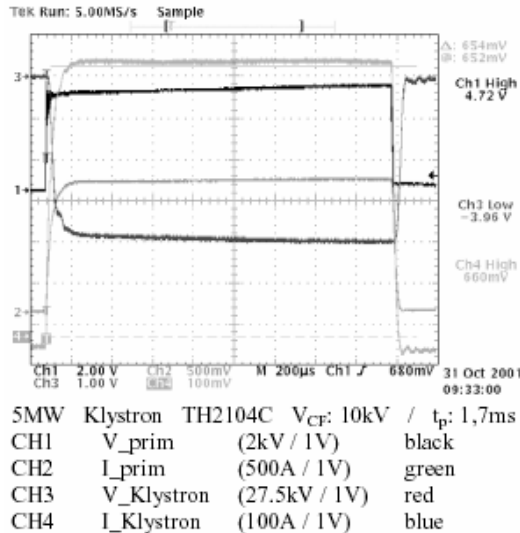


Fig. 4.6 電圧・電流波形の例(文献[7]より転載)

Fig. 4.7 に本体筐体の写真を示す。制御筐体は別に置かれている。サイズは 360(W)x160(D)x220(H)、単位 cm である。FNAL/TTF 製と比べて、容積で 24%、床面積で 36%小型化している。



Fig. 4.7 PPT/TTF 製電源筐体(文献[7]より転載)

5. ベースライン電源の今後の展開

ベースライン電源の最大の課題はサイズとコストの削減である。その 1 番目に上げられるのはパルストランスである。FNAL/TTF 電源でのパルストランスの占有率をみると、サイズでは全床面積の 24%、コストでは全製造費用の約 20% 占めている。コイル巻数、鉄心の板厚、製法等でコストとサイズの見直しがまだできるが、マイナーでありサイズ、価格を大幅に下げることが難しいように思われる。

直流電源については PPT/TTF 製においてスイッチング電源を採用することによって、大幅にサイズを下げることができたが、コストは高くなっている。

シリーズスイッチについては次の改良が考えられる。

(1) シリーズスイッチの高信頼化とクローバ回路の省略

シリーズスイッチ 1 つ 1 つの素子に異常検出機能付 (コレクターエミッタ間の電圧の監視) のゲート駆動回路を備え、構成する素子に 1 つでも異常が検出された場合、スイッチを高速遮断し、直流高圧電源を停止するインターロックを設ける。通常の過電流インターロックと合わせてインターロックシステムを 2 重化することによってスイッチの信頼性を向上させて、クローバ回路を省略する。

(2) 駆動回路への電源供給の簡素化[3]

主回路から直接電力を供給する方法である。これは直列接続した各素子に設けるスナバ回路などから駆動回路に給電する方式で、従来絶縁のため必要であったトランスが不要になる。特に駆動電流の比較的少ない IGBT の場合、分圧抵抗部からの給電が可能である。

この 2 点については STF 第 2 号パルス電源で試みられる。

コンデンサバンクについては SH コンデンサで誘電体にポリプロピレンフィルムを使用しさらに蒸着パターンの改良を行えば、設計電位傾度 ~ 300V/ μm まで上げることができる。これはエネルギー密度でいうと ~270kJ/m³ である。これによ

コンデンサバンクはより、小型、軽量化、また低価格化できる。これについてもSTF第2号パルス電源で試みられる。

6. その他の電源方式

現在、いろいろな方式が検討され試作が行われている。ここでは長パルス用パルストランスを使わない3つのタイプについて紹介する。

6.1. ダイレクトスイッチング方式

ダイレクトスイッチング方式はベースライン電源のパルストランスをなくしたもので、コンデンサバンク 120kVDC をシリーズスイッチでオンオフして高圧パルスを直接クライストロンに印加する方法である。

米国の DTI(Diversified Technologies, Inc.)社 [10]が開発中のバウンサー方式ダイレクトスイッチング電源を紹介する。Fig. 6.1 に基本回路構成を示す。電源はクライストロンとシリーズスイッチ(4.5kVIGBT 多直列接続)が一体となったメインタンク(2.4m(W)x1.2m(D))(Fig. 6.2 参照)、コンデンサタンク(2.4m(W)x1.2m(D))、スイッチング電源ラック(19 インチラック)の三つに構成されている。ラックを除いて高電圧の絶縁をとるために油タンクに収納している。出力波形及びバウンサー波形のシミュレーション結果を Fig. 6.3 に示す。

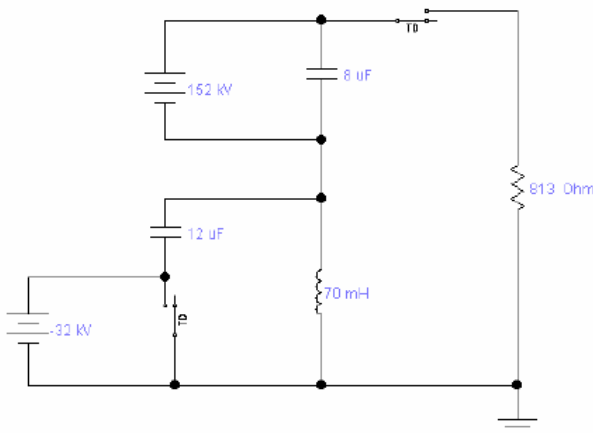


Fig. 6.1 基本回路構成(文献[10]より転載)

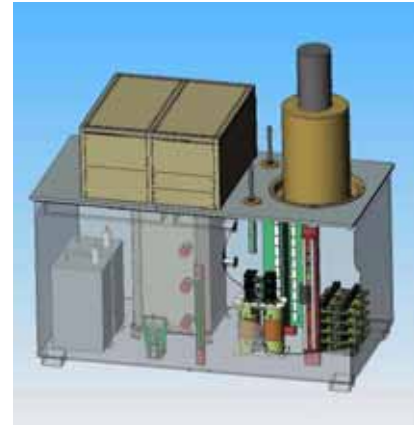


Fig. 6.2 メインタンクの構造図(文献[10]より転載)

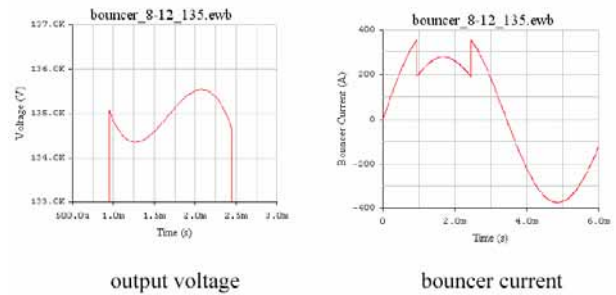


Fig. 6.3 出力電圧とバウンサー電流のシミュレーション波形(文献[10]より転載)

6.2. マルクス方式

独立した小型ダイレクトスイッチング電源(セル電源)を多直列接続して、各パルス出力を合成して大電力パルス作り、直接クライストロンに印加する方式である。

利点はパルストランスを使わないとともに、各セル電源のトリガータイミング、パルス幅を個別に調整することによって平坦性のよい合成パルスを同時に作ることができ、より小型、軽量化、低価格及び高効率化できることである。

Fig. 6.4 と Fig. 6.5 に現在 SLAC が試作[11,12]しているマルクス電源のセル回路構成図、外観図を示す。この電源は気中使用で、主セル 16 段(内 2 段はスペアで 14 段が使用される)とパルス波形の平坦調整用補正セル 2 段が直列接続されている。主セルは 12kV、補正セルは 1.2kV で 8 セル

分のパルスを出力するが、それぞれ各セルの PC ボードに収納されている。各セルのコンデンサへの充電は Charging Switch を通して行われ、それがオンすることによって行われる。但し、Main Switch がオンする直前に Charging Switch はオフされ、そして Main Switch がオフ後再びオンされる。これら 2 つのスイッチ(IGBT)のコントロール及びトリガーのタイミングは絶縁を保つために、2.4GHz のワイアレスで信号及びトリガーを伝送している。2006 年内にフル試験を行う予定である。

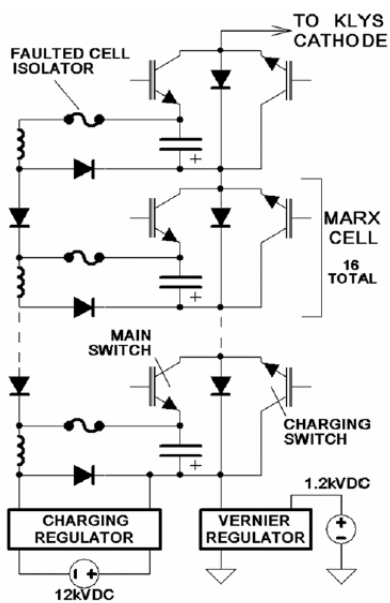


Fig. 6.4 SLAC マルクス電源のセル回路構成図(文献[11]より転載)

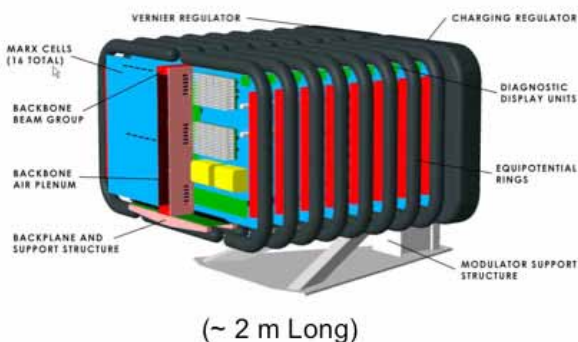


Fig. 6.5 SLAC マルクス電源の外観図

6.3. コンバータ方式

コンバータ方式は低電圧のパルス状の高周波交流をトランスで昇圧した後、整流して高圧のパルスを作るやり方である。この方式は LANL が ORNL SNS クライストロン電源用(140kV、90A、1.2ms、60pps)としてこの方式を開発した[13]。Fig. 6.6 に回路構成を示す。AC ラインからの電力を先ず 2.3kV の DC に変換し、それを IGBT で 20kHz でインバータした後、3 相の高周波パルストランスにそれぞれ入力して 60 倍に昇圧し、その後整流してピーク電圧 140kV のパルスを作り、それを直接クライストロンに印加する。PWM、フィードバック、フィードフォワード制御によって、平坦性のよいパルスを作ることが可能で電源効率が 90% 以上である。Fig. 6.7 外観の写真を示す。サイズは 2.3(W)x4.0(L)x2.1(H) m である。Fig. 6.8 に 80kV 出力電圧波形の例を示す。

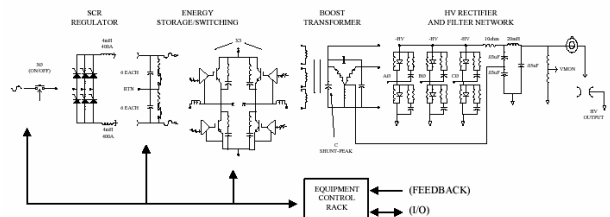


Fig. 6.6 SNS コンバータ方式の回路構成(文献[13]より転載)



Fig. 6.7 SNS コンバータ方式電源の外観

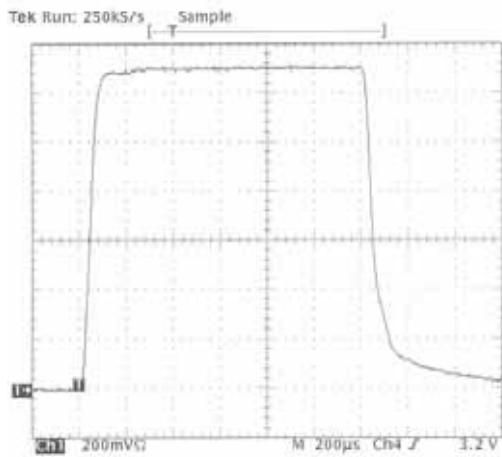


Fig. 6.8 80kV 出力電圧波形の例(フィードバック入り)

7. まとめ

パルス電源、特に ILC ベースライン電源を中心に述べた。最近のパワーエレクトロニクスの著しい発展で、種々のスイッチング素子が開発され、パルス電源のスイッチの半導体化に大きく貢献している。今後さらに高電圧及び大電流で高速ターンオン・ターンオフ特性に優れたスイッチング素子が実現されれば、パルス電源は新しい段階に移ることが期待される。

8. 付録

8.1. バウンサー回路の解析

この解析はバウンサー回路の動作解析に焦点を置いている。バウンサー方式電源の回路解析を簡単にするために、Fig 8.1 の回路図に示すように、コンデンサバンクを電圧源 E、シリーズスイッチ S1、負荷抵抗 R、バウンサーの L、C そしてバウンサー回路のスイッチ S2 とする。

電源の動作は次の 3 つに過程に分けられる。

- (1) $T=0$ バウンサー回路のスイッチ S2 がターンオンして LC 回路のみの状態。(動作 I)

- (2) $T=t_b$ でシリーズスイッチ S1 がターンオンして電圧源と LC 回路が結合した状態。(動作 II)
- (3) $T=t_b + t_p$ 後シリーズスイッチ S1 がターンオフして LC 回路のみの状態。(動作 III)

ただし、 t_b はバウンサー回路のスイッチ S2 がターンオンしてから、シリーズスイッチ S1 がターンオンする間の時間である。 t_p は出力パルス幅となる。バウンサー回路の電圧(コンデンサ C の印加電圧)を V とする。

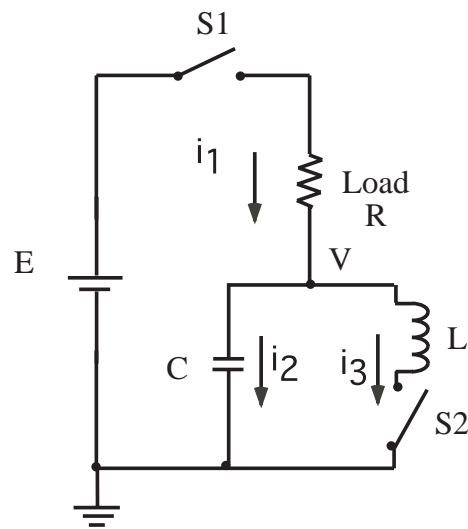


Fig. 8.1 バウンサー方式電源の回路

- (1) 動作 I ($0 < T < t_b$) では時刻 t でのコンデンサの電荷を q とすると次の回路方程式が成り立つ。

$$L \frac{di_3}{dt} = \frac{q}{C}$$

$$i_2 = -i_3$$

$$i_2 = \frac{dq}{dt} \tag{8-1}$$

$t=0$ で $i_3=0$ 、 $V=V_0$ ($q=C V_0$) の条件で解くと

$$i_3 = \frac{V_0}{\omega_1 L} \sin(\omega_1 t) \tag{8-2}$$

$$V = V_0 \cos(\omega_1 t) \tag{8-3}$$

$$\omega_1 = \frac{1}{\sqrt{LC}} \quad (8-4)$$

となる。

$t = t_b$ で、 $i_3 = I_1$ 、 $V = V_1$ とすると

$$I_1 = \frac{V_0}{\omega_1 L} \sin(\omega_1 t_b) \quad (8-5)$$

$$V_1 = V_0 \cos(\omega_1 t_b) \quad (8-6)$$

を得る。

(2) 動作II ($t_b < T < t_b + t_p$) では次の回路方程式が成り立つ。

$$Ri_1 + \frac{q}{C} = E$$

$$L \frac{di_3}{dt} = \frac{q}{C} \quad (8-7)$$

$$i_2 = \frac{dq}{dt}$$

$$i_1 = i_2 + i_3$$

振動解で、 $t=0$ で $i_3 = I_1$ 、 $V = V_1$ の条件で解くと

$$i_3 = \frac{E}{R} + e^{-\alpha t} [A \cos(\omega_2 t) + B \sin(\omega_2 t)] \quad (8-8)$$

$$V = Le^{-\alpha t} [(-\alpha A + \omega_2 B) \cos(\omega_2 t) - (\alpha B + \omega_2 A) \sin(\omega_2 t)] \quad (8-9)$$

$$\alpha = \frac{1}{2CR}$$

$$A = I_1 - \frac{E}{R} \quad (8-10)$$

$$B = \frac{1}{\omega_2} \left[\frac{V_1}{L} + \alpha \left(I_1 - \frac{E}{R} \right) \right]$$

$t = t_p$ で $i_3 = I_2$ と $V = V_2$ とすると

$$I_2 = \frac{E}{R} + e^{-\alpha t} [A \cos(\omega_2 t) + B \sin(\omega_2 t)] \quad (8-11)$$

$$V_2 = Le^{-\alpha t} [(-\alpha A + \omega_2 B) \cos(\omega_2 t) - (\alpha B + \omega_2 A) \sin(\omega_2 t)] \quad (8-12)$$

$$\alpha = \frac{1}{2CR}$$

$$\alpha^2 + \omega_2^2 = \frac{1}{CL}$$

$$A = I_1 - \frac{E}{R} \quad (8-13)$$

$$B = \frac{1}{\omega_2} \left[\frac{V_1}{L} + \alpha \left(I_1 - \frac{E}{R} \right) \right]$$

を得る。

(3) 動作III ($t_b + t_p < T$) では時刻 t でのコンデンサの電荷を q とすると次の回路方程式が成り立つ。

$$L \frac{di_3}{dt} = \frac{q}{C} \quad (8-14)$$

$$i_2 = -i_3$$

$$i_2 = \frac{dq}{dt}$$

振動解で、 $t=0$ で $i_3 = I_2$ 、 $V = V_2$ の条件で解くと

$$i_3 = I_2 \cos(\omega_1 t) + \frac{V_2}{L\omega_1} \sin(\omega_1 t) \quad (8-15)$$

$$V = V_2 \cos(\omega_1 t) - LI_2 \omega_1 \sin(\omega_1 t) \quad (8-16)$$

$$\omega_1 = \frac{1}{\sqrt{LC}} \quad (8-17)$$

となる。

8.2. バウンサー回路の安定電圧

バウンサー回路の安定になる電圧は動作II ($t_b < T < t_b + t_p$) で $t = t_p/2$ で (8-9) 式 $V=0$ の条件である。

$\omega_1 \sim \omega_2 = 1/\sqrt{LC}$ として、その電圧を V_s として解くと次式を得る。

$$V_s = \frac{E \sqrt{\frac{L}{C}} \sin\left(\frac{\omega t_p}{2}\right)}{R \sqrt{\frac{L}{C}} \sin\left(\frac{\omega t_p}{2}\right) \cos(\omega t_b) - \cos\left(\omega t_b + \frac{\omega t_p}{2}\right)} \quad (8-18)$$

この式からバウンサー回路の安定になる電圧は、設定電圧 E 、バウンサー回路と負荷とのイン

ピーダンス比に比例している。また t_b 、 t_p で一義的に決められる。

例えば、STF#1 で安定電圧を求めてみると、
 $R=41.7$ (クライストロン電圧 111kV)
 $E=18.5$ kV
 $C=420\mu$ F

$L=1200\mu$ H
 $t_b = 0.52$ ms
 $t_p = 1.7$ ms
とすると $V = 2.0$ kV になる。

参考文献

- [1] 福田茂樹、“高周波電力源の考え方とその設計”，超伝導リニアコリダー(OHO06).
- [2] G. N. Glasoe, J. V. Lebacqz, “Pulse Generators”, McGraw Hill, 1948, First Edition.
- [3] パワーデバイス応用大電力パルス電源の適用技術調査専門委員会「パワーデバイス応用大電力パルス電源の適用技術」電気学会技術報告第 960 号、2004
- [4] H. Pfeffer, et al., “The TESLA Modulator”, TESLA 93-30, (1993)
- [5] H. Pfeffer, et al., “A Long Pulse Modulator for Reduced Size and Cost”, FERMILAB-Cnf-94/182, (1994).
- [6] H. Pfeffer, et al., “A Second Long Pulse Modulator for TESLA Using IGBTs”, PAC, (1996).
- [7] W. Kaesler, “A Long-Pulse Modulator for the TESLA Test Facility(TTF)”, Linac 2004, pp. 459-461, (2004).
- [8] S. Fukuda et al., “RF Source of Superconducting RF Test Facility(STF) in KEK”, Proceedings of the 31st Linear Accelerator Meeting in Japan, (2006).
- [9] M. Akemto, et al., “Long-Pulse Modulator Development for the Superconducting RF Facility(STF) at KEK”, Proceedings of the 31st Linear Accelerator Meeting in Japan, (2006).
- [10] DTI, ILC Work Shop(2005).
- [11] G.E. Leyh, “The ILC Marx Modulator Development Program at SALC”, 2005 Pulsed Power Conference, (2005).
- [12] G.E. Leyh, “The Marx Modulator Development Program for the International Linear Collider”, 2006 Power Modulator Conference, (2006).
- [13] W. A. Reass, et al., “High Frequency Multi-Megawatt Polyphase Resonant Power Conditioning”, Plasma Science, IEEE Transaction on volume 33, Issue 4, pp1210-1219, (2005).